

PAT-NO: JP404225687A
DOCUMENT-IDENTIFIER: JP 04225687 A
TITLE: IMAGE PICKUP DEVICE
PUBN-DATE: August 14, 1992

INVENTOR-INFORMATION:
NAME
GOTO, KENSUKE

ASSIGNEE-INFORMATION:
NAME SHARP CORP COUNTRY
N/A

APPL-NO: JP02408303
APPL-DATE: December 27, 1990

INT-CL (IPC): H04N005/335, H01L027/148

ABSTRACT:

PURPOSE: To execute high sensitivity image pickup action without deteriorating image resolution by independently processing picture signals which are aligning in the horizontal direction of a photoelectric conversion cell array.

CONSTITUTION: A CCD horizontal shift resistor part 9 serial-transmits the picture signals (electric charge) which is parallel-transmitted by a two phase driving system to the horizontal direction and gives them to an output amplifier part 10. A reset pulse FR is given to the gate side of a transistor T<SB>1</SB> through a terminal A after one picture element

period passes.

Since the voltage change in capacity Cs is cleared and compulsorily reset by a power source voltage VRD, new output signals OS are sequentially outputted through the terminal B. Therefore, the separation and addition of respective picture element electric charges in an image sensor part 11a are controlled by the cycle of the reset pulse FR so that sensitivity is adjusted at the time of image pickup by the period of the reset pulse (FR or $FR < SB > 1 < / SB >$) switch-controlled by an external input.

COPYRIGHT: (C)1992,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-225687

(43) 公開日 平成4年(1992)8月14日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 5/335	F	8838-5C		
H 0 1 L 27/148		8223-4M	H 0 1 L 27/14	B

審査請求 未請求 請求項の数2(全9頁)

(21) 出願番号 特願平2-408303

(22) 出願日 平成2年(1990)12月27日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 後藤 謙輔

大阪市阿倍野区長池町22番22号 シャープ株式会社内

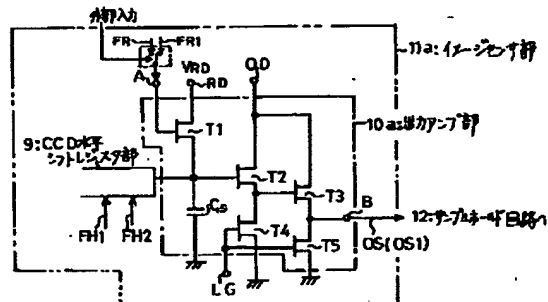
(74) 代理人 弁理士 深見 久郎 (外2名)

(54) 【発明の名称】 撮像装置

(57) 【要約】

【構成】 この発明に係る撮像装置は、水平方向および垂直方向に沿ってマトリックス状に配置された1つ以上の光電変換セルを有し、投影された被写体の像を蓄積された電荷の形態に変換するための光電変換セルアレイと前記光電変換セルに加算混合された電荷を所定方向に転送する転送手段とを備えた撮像装置であって、電荷加算混合手段および変換手段とをさらに備える。また、前記撮像装置は、転送電荷/電圧変換手段および加算手段とを備える。

【効果】 高感度撮像の所望に応じて、電荷加算混合手段は各光電変換セルの面積を増大させ、変換手段出力の電圧信号から感度向上した映像信号が得られ、また、加算手段は前記所望に応じて転送電荷/電圧変換手段による電圧を複数光電変換セル分加算し、加算手段出力の電圧信号から感度向上した映像信号が得られる。



FR, FRI: 光電変換セル, FH1, FH2: 電圧変換セル, Cs: 容量
OS, OS1: 出力信号, VRD: 電源電圧, T1~T5: トランジスタ
A, B, RD, OD, LG: 電荷

【特許請求の範囲】

【請求項1】 水平方向および垂直方向に沿ってマトリックス状に配置された1つ以上の光電変換セルを有し、投影された被写体の像を蓄積された電荷の形態に変換するための光電変換セルアレイと、前記光電変換セルに蓄積された電荷を所定方向に転送する転送手段とを備えた撮像装置であって、所望に応じて、前記転送手段による転送電荷を複数光電変換セル分加算混合する電荷加算混合手段と、前記電荷蓄積手段による蓄積電荷に応じた電圧に変換する変換手段とを備えた、撮像装置。

【請求項2】 水平方向および垂直方向に沿ってマトリックス状に配置された1つ以上の光電変換セルを有し、投影された被写体の像を蓄積された電荷の形態に変換するための光電変換セルアレイと、前記光電変換セルに蓄積された電荷を所定方向に転送する転送手段とを備えた撮像装置であって、前記転送手段による転送電荷に応じた電圧に変換する転送電荷／電圧変換手段と、所望に応じて、前記転送電荷／電圧変換手段による電圧を複数光電変換セル分加算する加算手段とを備えた、撮像装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、撮像装置に関し、特に、固体撮像素子を利用して該装置の感度向上を図ることができる撮像装置に関する。

【0002】

【従来の技術】 従来より、電子ビームを使わずに撮像を行なう固体化されたイメージセンサが開発されており、これは映像機器、ファクシミリ装置などの1次元または2次元のイメージセンサに適用される。このイメージセンサの代表的なものは被写体像をフォトダイオードで検出し、その出力をCCD (Charge Coupled Deviceの略) シフトレジスタに転送して、直列 (シリアル) に読出す方式を採用している。以下、これをCCDイメージセンサと呼ぶ。

【0003】 第6図は、従来および本発明の一実施例に適用される2次元のCCDイメージセンサの概略構成図である。

【0004】 図においてイメージセンサ部11は、CCDの電荷転送機能を2次元の像を検出するイメージセンサの走査機能として利用した固体イメージセンサである。その構成は図示されるように、受光量に応じて電荷を蓄積するフォトダイオードを含んで構成される受光部6、前記受光部6における電荷を隣接するCCD垂直シフトレジスタ部8に移すトランスファゲート部7、前記CCD垂直レジスタ部8に転送された電荷が並列に転送されて、応じて直列に転送するCCD水平シフトレジスタ部9、前記CCD水平シフトレジスタ部9の出力段に接続され、与えられる電荷を電圧信号に変換し増幅しながら出力する出力アンプ部10を含む。前記出力アンプ部10の出力する電圧信号は、次段に接続された後述す

るサンプルホールド回路12に与えられる。

【0005】 前記受光部6は2次元に配列されて受光面を形成する。この受光面を形成する各フォトダイオードにおける蓄積電荷は、トランスファゲート部7に与えられる、たとえば16、6ms周期のトランスファゲートパルスにตอบสนองして、同時にフォトダイオードから隣接するCCD垂直シフトレジスタ部8に転送される。並行して、CCD垂直レジスタ部8に移された電荷は、たとえば63、5マイクロ秒の周期で順次垂直方向へ転送されて、CCD水平シフトレジスタ部9に移される。したがって、CCD水平シフトレジスタ部9は、CCD垂直シフトレジスタ部8から並列に電荷が与えられ、応じてこれをたとえば63、5マイクロ秒周期で順次水平方向に転送して出力アンプ10に与える。

【0006】 以上のように、蓄積電荷がCCDによって垂直および水平方向にパラレルおよびシリアル転送されている間に、受光部6には被写体からの反射光入射による信号電荷が蓄積される。

【0007】 第7図は、前掲第6図のイメージセンサ部11を含んで構成される従来のカメラ一体型ビデオテープレコーダの撮像部の概略ブロック図である。

【0008】 図において、従来の撮像部は被写体像を撮像し、ビデオ出力を得るように構成されている。詳細には、被写体像からの反射光をその前段に接続される光学系を介して入射させ、応じて光電変換し、受光量に応じた電圧信号を出力するイメージセンサ部11b、前記イメージセンサ部11bの出力段に接続されて、前記電圧信号を入力し、これを一定の標準化周期でサンプルホールドして出力するサンプルホールド回路12、前記サンプルホールドされた電圧信号を入力し、これを信号処理する信号処理回路13、前記信号処理回路13の出力段に接続されるデジタル信号処理部、エンコーダ回路17およびビデオ出力用の端子Cを含む。

【0009】 イメージセンサ部11bの感度は、そこに含まれる光電変換部の変換効率、該受光面積、該入射光量、該電荷蓄積時間およびノイズ量に依存して決定される。そこで、撮像部において、高感度撮像が所望される場合は、イメージセンサ部11bの光電変換部における電荷の蓄積時間を、標準撮像時の数倍に長くすればよいと考えられる。しかし、光電変換部における電荷の蓄積時間を長くすると、イメージセンサ部11bから映像の1フィールドごとに電荷を送出することができない。そこで、電荷を送出できない分の映像信号を補完するために前記デジタル信号処理部が設けられる。このデジタル信号処理部はフィールドメモリ15を含み、前記メモリ15に関連してその前段にはA/D変換器14が設けられ、前記メモリ15の出力段にはD/A変換器16が設けられる。前記D/A変換器16出力によるアナログ信号は逐次エンコーダ回路17に与えられる。詳細には、高感度撮像時、信号処理回路13から出力される映

3

像信号は、A/D変換器14を介してフィールドメモリ15に一時的にストアされる。前記フィールドメモリ15には、1フィールド分の映像信号がストアされ、これを次の1フィールド分の電荷がイメージセンサ部11bから送出されるまでの期間に、フィールドメモリ15を読出して高感度化を実現している。この映像信号高感度化処理のためにデジタル信号処理部が設けられる。

【0010】第8図(a)ないし(e)は、前掲第7図に示された撮像部の標準撮像動作状態ならびに高感度撮像動作状態におけるイメージセンサ部11bの電荷転送パルスとセンサ部11bの信号出力との関係を示すための図である。

【0011】次に、前掲第7図に示されたカメラ型ビデオテープレコーダの撮像部における標準撮像動作状態ならびに高感度撮像動作状態における、イメージセンサ部11bの電荷転送パルスとセンサ部11bの信号出力との関係について第6図、第7図および第8図(a)ないし(e)を参照して説明する。

【0012】第8図(a)は、標準撮像動作状態においてイメージセンサ部11bのトランスファゲート部7に与えられるトランスファゲートパルスTG1を示す。前記トランスファゲートパルスTG1は、イメージセンサ部11bの各受光部6に蓄積された信号電荷をCCD垂直シフトレジスタ部8へ転送するためのゲートパルスである。一般にNTSC(National Television System Committeeの略)方式では、標準撮像動作状態において、トランスファゲートパルスTG1は16.6ms(1/60秒)の周期で安定供給されており、この16.6msはNTSC方式における1フィールド画面の表示期間に相当する。

【0013】第8図(b)は、前掲第8図(a)のトランスファゲートパルスTG1のタイミングに応答して、イメージセンサ部11bのCCD水平シフトレジスタ部9を介して出力されるセンサ出力信号O1を模式的に示す。図示されるように、第8図(a)のトランスファゲートパルスTG1の出力周期に同期して、すなわち16.6msごとに新しい映像内容が、すなわちフィールド画面の信号g0ないしg8が順に出力されることがわかる。つまり、周知のように1フレーム画面(1/30秒)はその信号内容が異なる2フィールド画面で構成されるように、図示される通常撮像時は、1フレーム画面が2フィールド画面で構成されているので、その解像度は良好である。さて、この撮像部において高感度撮像が所望された場合、前掲第7図に示されたデジタル信号処理部が能動化されてイメージセンサ部11b出力による信号は、第7図のフィールドメモリ15を介してデジタル信号処理を受ける。

【0014】第8図(c)は、前述した標準撮像動作状態における撮像時の感度を2倍の高感度に設定した場合に、イメージセンサ11bに供給されるトランスファゲ

4

ートパルスTG2を示す。図示されるようにゲートパルスTG2は、第8図(a)に示された標準時のゲートパルスTG1の2倍(16.6ms \times 2=33.2ms)の周期で安定供給される。第8図(d)には、前掲第8図(c)のトランスファゲートパルスTG2の周期に同期して、イメージセンサ部11bのCCD水平シフトレジスタ部9および出力アンプ部10を介して出力されるセンサ出力信号O2が模式的に示される。第8図(d)に示されるように、イメージセンサ部11bの出力信号O2は、ゲートパルスTG2の周期に同期している。このゲートパルスTG2に同期して読出されたイメージセンサ部11bの出力信号O2は全画素信号(フィールド画面の信号g0ないしg5)を示す。ところが、イメージセンサ部11bの全受光部6の出力電荷信号の読出し時間は、標準撮像時と同様に16.6msのままである。このままでは、端子Cを介して出力されるビデオ出力が、本来1フレームにつき2フィールド画面で構成されるべきところ、1フレームにつき1フィールド画面でしか構成できなくなり、フリッカの多い極めて劣悪な画質となる。そこで、たとえば、第8図(d)のイメージセンサ出力信号O2のフィールド画面の信号g0を一旦、フィールドメモリ15にストアする。そして、このストアされたフィールド画面の信号g0を前記メモリ15から連続して2回読出せば、第8図(e)の出力信号MOに示されるように1フレーム画面(1/30秒期間)を2フィールド画面(1/60秒 \times 2)で構成することが可能となる。このとき得られる1フレーム画面は、イメージセンサ部11bにおける電荷蓄積期間が通常の2倍であるフィールド画面から構成されるので、その撮像時感度は2倍に向上することになる。

【0015】以上のように、従来の高感度撮像時は、デジタルメモリ技術を用いて、イメージセンサ部11bにおける電荷転送周期を長期化して、電荷蓄積時間を複数倍に設定できるので、標準撮像時よりもその感度を複数倍に向上させることが容易に可能となる。

【0016】

【発明が解決しようとする課題】上述したようにCCDイメージセンサなどを用いた従来の撮像装置における高感度化は、デジタルメモリ技術を利用して実現していたので、前掲第7図に示されるようにデジタルメモリであるフィールドメモリと、これに関連してA/D変換器ならびにD/A変換器が必要となった。そのため、該撮像装置自体のコスト、消費電力ならびに該装置自体を基板上に実装したときの実装面積などの増大を引起すという問題があった。

【0017】さらに、上述したようにイメージセンサ部における電荷蓄積時間を複数倍にして高感度化を図っているので、特に被写体像が動いている場合は、その表示画像における動きはストロボ画のようになり、自然に連続した動きを映出することができず、画質の劣化を引起こ

すという問題もあった。

【0018】それゆえに本願発明の目的は、高感度な撮像をデジタル信号処理技術を不要にして実現することによって、装置自体のコスト低減、消費電力抑制ならびに実装面積の縮小を図ることができるとともに、被写体像が動画である場合、その自然な動きを画面表示することができる、撮像装置を提供することである。

【0019】

【課題を解決するための手段】本発明に係る撮像装置は、水平方向および垂直方向に沿ってマトリックス状に配置された1つ以上の光電変換セルを有し、投影された被写体の像を蓄積された電荷の形態に変換するための光電変換セルアレイと、前記光電変換セルに蓄積された電荷を所定方向に転送する転送手段とを備えた撮像装置であって、所望に応じて、前記転送手段による転送電荷を複数光電変換セル分加算混合する電荷加算混合手段と、前記電荷蓄積手段による蓄積電荷に応じた電圧に変換する変換手段とを備えて構成される。

【0020】また、本発明に係る撮像装置は、水平方向および垂直方向に沿ってマトリックス状に配置された1つ以上の光電変換セルを有し、投影された被写体の像を蓄積された電荷の形態に変換するための光電変換セルアレイと、前記光電変換セルに蓄積された電荷を所定方向に転送する転送手段とを備えた撮像装置であって、前記転送手段による転送電荷に応じた電圧に変換する転送電荷／電圧変換手段と、所望に応じて、前記転送電荷／電圧変換手段による電圧を複数光電変換セル分加算する加算手段とを備えて構成される。

【0021】

【作用】本発明に係る撮像装置は上述のように構成されるので、所望に応じて標準撮像時の複数倍の高感度撮像を実現することができる。つまり、前記電荷蓄積手段は、高感度撮像の所望に応じて、前記転送手段による転送電荷を複数光電変換セル分蓄積するように動作する。つまり、前記電荷蓄積手段は前記光電変換セルアレイの各光電変換セルにおける面積を増大させるように作用するので、前記変換手段により得られる電圧信号からは、感度向上した映像信号を得ることができる。

【0022】また、前記加算手段は高感度撮像の所望に応じて、前記転送電荷／電圧変換手段によって得られた電圧を前記複数光電変換セル分加算するように動作する。つまり、加算手段は、前記電圧信号を加算するためにノイズ成分を複数分の1倍に減少させるように作用するので、前記加算手段により得られる電圧信号からは、実質的に感度向上した映像信号を得ることができる。

【0023】

【実施例】以下、本発明の一実施例について図面を参照して詳細に説明する。

【0024】なお、本実施例のイメージセンサ部としては2次元に配列されたフォトダイオードの各画素に生じ

た電荷を、CCD伝送路を順次經由して出力するようなCCD型固体撮像素子を使用したセンサ部について説明するが、撮像素子はこれに限定されず、電荷の転送にMOSトランジスタを用いたMOS型固体撮像素子であってもよい。また、本実施例では、2次元のイメージセンサ部を想定しているが、このイメージセンサ部は1次元のイメージセンサ部であっても同様に適用可能である。

【0025】第1図は、本発明の一実施例によるCCD型のイメージセンサ部11aに適用される出力アンプ部10aの概略構成を示す図である。

【0026】なお、本実施例に適用されるCCD型2次元イメージセンサの基本的構成およびその動作は前述したとおりなので、その詳細な説明は省略する。

【0027】図示される出力アンプ部10aは、半導体チップ上に前述した第6図の回路と一体的に構成され、特別な回路として新たに準備されるものではない。現在、広く普及しているビデオカメラのほとんどが、このCCD型2次元イメージセンサを搭載しているのは、この高性能なオンチップの出力アンプ部10aが実現されたことによるもので、このアンプ部10aの駆動方式はその点でも重要である。

【0028】第1図に示される出力アンプ部10aは、前述したCCD水平シフトレジスタ部9の出力段に接続され、与えられる画素信号（電荷）を電圧信号に変換しながら増幅して、次段のサンプルホールド回路12に与えるように構成される。詳細には、出力アンプ部10aは、トランジスタT1ないしT5および容量Csを含む。前記トランジスタT1のドレイン側には、端子RDを介して電源電圧VRDが供給され、そのゲート側には端子Aを介してリセットパルスFR（FR1）が印加される。前記リセットパルスFRは、通常の標準撮像時において与えられ、前記リセットパルスFR1は、高感度撮像時において与えられる。このリセットパルスFR（FR1）の印加にตอบสนองして、トランジスタT1は導通され、応じてそのソース側に接続される前記容量Csはドレイン側電源電圧VRDによって初期化（クリア）される。また、前記容量CsはトランジスタT2のゲート側に接続されるゲート容量でもあり、その容量は極めて小さいので、トランジスタT2のゲート側に生じる電圧は大きな電圧として得られる。トランジスタT2はソースホロフ回路であり、そのゲインは0.8ないし0.9と大きいので、ほぼこのゲート電圧値に等しい電圧が端子Bから出力信号OS（OS1）として出力される。また、トランジスタT2ないしT5で構成される増幅回路は、トランジスタT2のゲート側に接続される回路部と、端子B側に接続される回路部とのインピーダンスを整合するように設けられる。

【0029】なお、前記出力信号OSは、通常の標準撮像時において得られ、前記出力信号OS1は、高感度撮像時において得られるイメージセンサ部11aの出力信

号である。

【0030】次に、この出力アンプ部10aの動作について説明する。CCD水平シフトレジスタ部9は、たとえば駆動パルスFH1およびFH2が供給される2相駆動方式によりCCD垂直シフトレジスタ部8からパレル転送されてきた画素信号（電荷）を、水平方向にシリアル転送して、出力アンプ部10aに与える。出力アンプ部10aにおいては、転送されてきた前記画素信号（電荷）は、まず容量Csに蓄積されて逐次電圧信号に変換される。この容量Csによって得られる電圧信号は、トランジスタT2のゲート電圧となつて、以降の増幅回路（トランジスタT2ないしT5を含む）を介して端子Bから出力信号OS（OS1）として次段のサンプルホールド回路12に与えられる。

【0031】ところで、イメージセンサ部11aのCCD水平シフトレジスタ部9の電荷転送路を介して運ばれてきた画素信号（電荷）は、放っておくと、トランジスタT2のゲート側に次々に蓄えられ、やがて飽和する。これを解消するためにリセットパルスFR（FR1）がトランジスタT1のゲート側に印加される。つまり、各画素ごとの電荷が出力アンプ部10aに与えられ、1画素期間経過した後に、リセットパルスFR（FR1）を端子Aを介してトランジスタT1のゲート側に与える。これによりトランジスタT1が導通させられて、容量Csの電圧変化分はクリアされて電源電圧VRDに強制的にリセットされるので、順次新しい出力信号OS（OS1）が端子Bを介して出力される。したがって、リセットパルスFR（FR1）の周期により該イメージセンサ部11aにおける各画素電荷の分離および加算を制御できるので、外部入力によって切替制御されるリセットパルス（FRまたはFR1）の周期によって撮像時の感度調整を図ることが可能となる。

【0032】第2図（a）ないし（e）は、前掲第1図に示された出力アンプ部10aの標準撮像動作状態時および高感度撮像動作状態時における各出力信号波形と出力信号量とを模式的に示す図である。

【0033】次に、第1図および第2図（a）ないし（e）を参照して、出力アンプ部10aの標準撮像動作状態時および高感度撮像動作状態時のそれぞれの動作を説明する。

【0034】まず、標準撮像動作状態時について説明する。標準撮像動作状態時、イメージセンサ部11aにおいて光電変換された被写体像の各画素信号（電荷）は、1/60秒ごとにトランスファゲート部7を介して垂直シフトレジスタ部8に読出されて、さらに水平シフトレジスタ部9に垂直転送され、水平シフトレジスタ部9は水平駆動パルスFH1と図示されないFH2とペアになった2相駆動方式により画素信号を水平方向にシリアル転送する。前記CCD水平シフトレジスタ部9から出力された画素信号は、まず出力アンプ部10aのトランジ

スタT2のゲート側容量Csに蓄積されることにより、電圧信号に逐次変換される。この電圧信号レベル（トランジスタT2のゲート電圧側レベル）は、以降に接続されるトランジスタ群により増幅処理されて負極性の出力信号OSとして端子Bを介して次段に接続されたサンプルホールド回路12に与えられる。

【0035】さて、容量Csでは、順次入力される画素信号（電荷）が混合しないように、外部入力によって第2図（b）のリセットパルスFRを端子Aを介して与える。前記パルスFRは、次の画素信号が容量Csに入力される前に、トランジスタT1のゲート側に印加されるようにして、トランジスタT1をパルスFRの周期に同期して導通させ、容量Csを電圧VRDによって初期化する。端子Bから得られる第2図（c）の出力信号OSは、第2図（a）の水平駆動パルスFH1の周期およびリセットパルスFRの周期t1に同期して得られる。したがって、周期t1を1画素の周期に設定することにより、従来の標準撮像動作時と同様の画質を得ることができる。

【0036】次に、高感度撮像動作状態時について説明する。高感度動作撮像状態時、イメージセンサ部11aにおいて光電変換された被写体像による、画素信号（電荷）は、標準撮像動作状態時と同様にして、水平駆動パルスFH1およびFH2により転送されCCD水平シフトレジスタ部9を介して容量Csに蓄えられる。このとき、端子Aを介して与えられるリセットパルスは外部入力によりパルスFR1側に切換えられる。リセットパルスFR1は、第2図（d）に示されるように標準撮像動作時のリセットパルスFRの周期t1の2倍に相当する周期t2を有するので、容量Csを電源電圧VRDに初期化する周期は標準撮像動作時の2倍に設定される。したがって、容量CsにはリセットパルスFR1の周期に同期して、2画素信号分の電荷が蓄積されるので、トランジスタT2のゲート側電圧、すなわち出力端子Bからは第2図（e）に示されるように第2図（c）の出力信号OSの2倍に相当する負極性の出力信号OS1が得られる。したがって、画素信号の数に関しては、信号OS1は信号OSの1/2倍となるので、高感度撮像時その解像度は1/2倍となるが、容量Csにおける画素信号の蓄積時間に関しては標準撮像動作時の2倍となるので、その撮像感度は2倍に向上する。

【0037】なお、本実施例では、リセットパルスFR1の周期を標準撮像動作時の2倍に設定して、標準撮像動作時の2倍の感度を得るようにしているが、より高感度を望むのならば、リセットパルスFR1の周期をリセットパルスFRのその3倍以上に設定してもよい。

【0038】以上のように、本実施例による出力アンプ部10aの駆動方式によれば、リセットパルスFR1の周期を標準撮像動作時のリセットパルスFRのその複

から高感度な撮像動作状態へと容易に移行できる。

【0039】第3図は、本発明の一実施例による2次元イメージセンサ部11aが搭載されたカメラ一体型ビデオテープレコーダの撮像部の概略構成図である。

【0040】図示されるように、本発明の一実施例による撮像部は、第6図に示されたようなデジタル信号処理部は不要となるので、回路構成が容易となり、そのメンテナンス性は向上する。また、従来はデジタルメモリ技術を採用して、画像の補完による高感度化を実現していたが、前述した本実施例の撮像部における高感度化処理は、デジタル信号処理技術による画像の補完によるものではないので、動画撮影においても、その被写体像の動作は自然な連続性を有する。

【0041】さらに、被写体照度に応じてリセットパルスFRおよびFR1を選択的に与えるようにすれば、暗い場所では明るくノイズの少ない高感度の映像が得られ、明るい場所では高解像度（鮮鋭度）が得られるというように自動的に使い分けできる。

【0042】なお、上述の容量Csにおいては、高感度撮影時CCD水平シフトレジスタ部9からの画素信号が加算混合されて2倍となり、そのノイズ成分については、加算混合された信号についてその相関性はないことから $2^{1/2}$ 倍に低減される。したがって、全体としては $2 \times 1/2^{1/2}$ 倍、すなわち感度は2倍に向上する。

【0043】次に、他の実施例について説明する。上述した撮像時の感度向上処理は、2次元イメージセンサ部11aの出力アンプ部10aにおける各画素電荷の分離および加算の制御により実現するものであったが、次のように出力アンプ部10aが出力する電圧信号を入力し、応じて加算ならびに増幅処理をして感度向上させることもできる。

【0044】第4図は、本発明の他の実施例による撮像部の概略構成図である。図示される撮像部は、前掲第3図に示された撮像部のサンプルホールド回路12をサンプルホールド回路群18および加算増幅回路19で代替えている。その他の構成は前掲第3図の撮像部と同様である。

【0045】前記サンプルホールド回路群18は、並列に接続された第1および第2サンプルホールド回路12aおよび12bを含んで構成される。高感度撮像時、前記第1サンプルホールド回路12aはサンプリングパルスSP1に同期して、前段の出力アンプ部10aから与えられる出力信号OSをサンプリングしてホールドし、次段の加算増幅回路19にサンプルホールド信号SH1として出力する。同様に、前記サンプルホールド回路12bは前記サンプリングパルスSP1と同周期でかつ前記パルスSP1よりも $1/2$ 周期のずれを有したサンプリングパルスSP2に同期して、与えられる出力信号OSをサンプリングしてホールドし、次段の加算増幅回路19にサンプルホールド信号SH2として出力する。加

算増幅回路19は、前段から与えられるサンプルホールド信号SH1およびSH2を加算し増幅した後、加算増幅信号Sigを、次段の信号処理回路13に与えるように動作する。前記加算処理時、前記信号SH1およびSH2に含まれるノイズには相関性がないので、加算して得られた信号については、そのノイズ成分は $1/2^{1/2}$ 倍に減少するが、増幅回路で $2^{1/2}$ 倍に増幅することによって、ノイズ成分は元に戻り、信号は $2^{1/2}$ 倍に増幅された信号Sigとなる。すなわち、サンプルホールド回路群18および加算増幅回路19による出力信号OS（電圧信号）の加算増幅処理により、撮像時における高感度化が実現される。

【0046】第5図（a）ないし（f）は、前掲第4図に示された撮像部における各回路の入出力信号の波形を示す概略図である。

【0047】次に、前掲第4図に示された撮像部の高感度撮像時の動作について第4図ならびに第5図（a）ないし（f）を参照して説明する。

【0048】第1図に示されたイメージセンサ部11aでは端子Aを介してリセットパルスFRが与えられていると想定する。イメージセンサ部11aの出力アンプ部10aは、1画素信号ごとに負極性の電圧レベルを有する出力信号OSを次段のサンプルホールド回路群18に与える。前記出力信号OSは、第5図（a）に示されるような波形を有し、波線で示される負極性の信号①ないし⑤が逐次、第1および第2サンプルホールド回路12aおよび12bに同時に与えられる。サンプルホールド回路12aは、第5図（b）に示されるようなサンプリングパルスSP1に同期して、前記信号OSをサンプリングしホールドする。したがって、サンプルホールド信号SH1は前記パルスSP1に同期して第5図（c）に示されるように、信号①に続いて信号③そして信号⑤のレベルを有して次段の加算増幅回路19に与えられる。並行して、サンプルホールド回路12bは、第5図（d）に示されるようなサンプリングパルスSP2に同期して、前記信号OSをサンプリングしホールドする。前記パルスSP2の周期は前記パルスSP1と同一であるが、前記パルスSP1よりも半周期ずれた信号なので、サンプルホールド信号SH2は、サンプリングパルスSP2に同期して第5図（e）に示されるように信号②に続いて信号④のレベルを有して次段の加算増幅回路19に与えられる。加算増幅回路19は、前記信号SH1およびSH2を入力し、応じて両信号を加算増幅処理するので、第5図（f）に示されるように加算増幅信号Sigにおいてはその成分が順に（①+②）、（②+③）、（③+④）そして（④+⑤）と導出される。加算増幅回路19における加算処理により、加算増幅信号Sigにおいては、そのノイズ成分は2倍にならず、 $1/2^{1/2}$ 倍に減少する。これは、加算処理されるべきサンプルホールド信号SH1およびSH2について、そのノ

11

イズに相関性がないことに起因する。また、前記信号 S_{1g} の信号レベルについては信号①と信号②とが加算された信号 (①+②) であっても、その信号レベルは信号①または信号②のレベルに等しく、単純に2倍とはならない。したがって、前述のノイズ成分についての $1/2^{1/2}$ が作用している分、増幅処理において $2^{1/2}$ 倍に増幅してノイズ成分を回復させる。これによって信号自体は $2^{1/2}$ 倍に大きくなる。すなわち、撮像時の感度向上の決定要因であるノイズ量をそのままにし、入射光量を増大させるように作用して高感度化を実現する。

【0049】 以上のように、出力アンプ部10aの、容量Csを用いて複数画素分の電荷を加算混合して感度向上を図る方法と、サンプルホールド回路群18および加算増幅回路19による複数画素分の電圧信号を加算して感度向上させる方法とを、同一の撮像装置に搭載するようにして、所望に応じて前記方法のいずれか一方に切換えて高感度撮像をするようにしてもよい。

【0050】

【発明の効果】 本発明における撮像装置によれば、光電変換セルアレイの水平方向に並んだ画素（光電変換セル）の信号を独立して処理しているので、解像度を劣化させることなく、高感度撮像動作を行なわせることができる。一般に固体撮像素子の高感度化と高解像度化は、表裏の関係にあり1台の撮像装置でその両方の性能を備えることは非常に困難であった。すなわち、一定面積の受光領域で画素数を増加させると、1画素分の面積が小さくなる結果、感度は低下するが、高解像度化を図ることができる。逆に、画素数を減少させると1画素分の面積が大きくなる結果、感度は向上するが、その解像度は劣化するというものである。また撮像装置は、撮像条件が明るい場所では、解像度や鮮鋭度が要求されるが、逆に撮像条件が暗い場所では、解像度よりむしろ明るくノイズの少ない、すなわち感度向上した映像が要求される。本発明による撮像装置によれば、通常撮像時、光電変換セルアレイの水平方向に並んだ光電変換セルの信号を独立して処理することで解像度を一定に保持することができるという効果がある。また、前記効果に併せて、高感度撮像が所望された場合、電荷加算混合手段は前記転送手段による転送電荷を複数光電変換セル分加算混合するように動作して、各光電変換セルにおける面積を増大させるように作用するので、変換手段によって得られる電圧信号からは感度向上した映像信号を得ることができるという効果がある。

【0051】 また、高感度撮像の所望に応じて、加算手段は転送電荷／電圧変換手段による電圧を複数光電変換

12

セル分加算するように動作するので、各光電変換セルにおける入射光量が複数倍となるように作用して、この加算手段により加算された電圧信号からは感度向上した映像信号を得ることができるという効果がある。すなわち、本発明による撮像装置によれば、前述したように表裏1体の関係にある撮像時の高感度化と解像度の保持を、1台の撮像装置で実現できるという効果がある。

【図面の簡単な説明】

【図1】 本発明の一実施例によるCCD型のイメージセンサ部に適用される出力アンプ部の概略構成を示す図である。

【図2】 (a) ないし (e) は第1図に示された出力アンプ部の標準撮像動作状態時および高感度撮像動作状態時における各出力信号波形と出力信号量とを模式的に示す図である。

【図3】 本発明の一実施例による2次元イメージセンサ部が搭載されたカメラ一体型ビデオテープレコーダの撮像部の概略構成図である。

【図4】 本発明の他の実施例による撮像部の概略構成図である。

【図5】 (a) ないし (f) は第4図に示された撮像部における各回路の入出力信号の波形を示す概略図である。

【図6】 従来および本発明の一実施例に適用される2次元のCCDイメージセンサの概略構成図である。

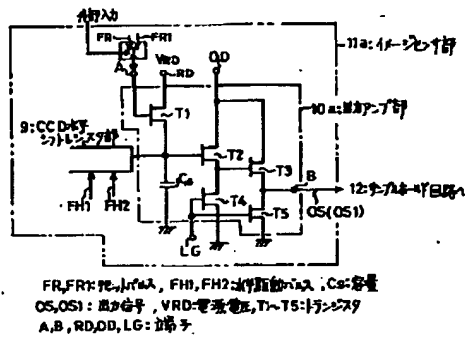
【図7】 第6図に示されたイメージセンサ部を含んで構成される従来のカメラ一体型ビデオテープレコーダの撮像部の概略ブロック図である。

【図8】 (a) ないし (e) は第7図に示された撮像部の標準撮像動作状態ならびに高感度撮像動作状態におけるイメージセンサ部の電荷転送パルスとセンサ部の信号出力との関係を説明するための図である。

【符号の説明】

図において6は受光部、7はトランスファゲート部、8はCCD垂直シフトレジスタ部、9はCCD水平シフトレジスタ部、10は出力アンプ部、11、11aおよび11bはイメージセンサ部、FRおよびFR1はリセットパルス、Csは容量、OSおよびOS1は出力信号、12aおよび12bは第1および第2サンプルホールド回路、18はサンプルホールド回路群、19は加算増幅回路、SH1およびSH2はサンプルホールド信号、Sigは加算増幅信号、SP1およびSP2はサンプリングパルスである。なお、各図中、同一符号は同一または相当部分を示す。

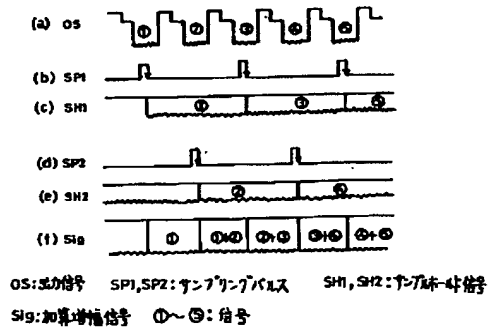
【図1】



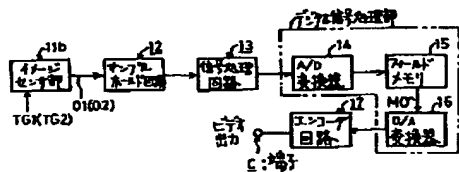
【図3】



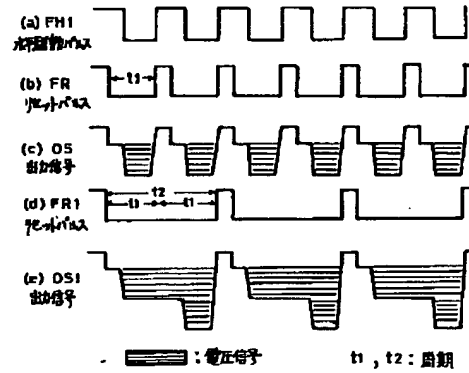
【図5】



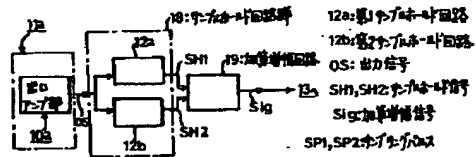
【図7】



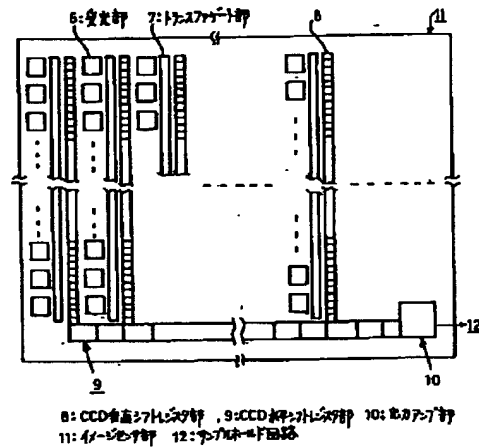
【図2】



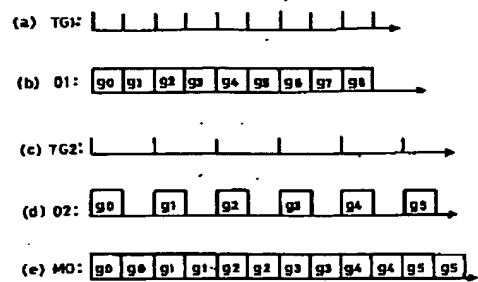
【図4】



【図6】



【図8】



g₀, ..., g₁₁: アニメーション信号
 TG1, TG2: トランスファークラック
 O1, O2: イメージ出力信号
 MO: アニメーション信号